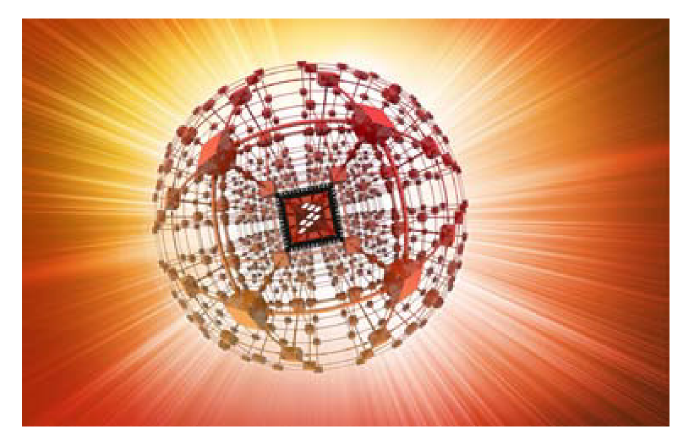
文档号 : K40PBZHS
第 2 版 , 2010 年 11 月

K40 系列产品概述

适用于所有 K40 微控制器



1 Kinetis 产品组合

Kinetis 是基于 ARM® Cortex^{TM}-M4 具有超强可扩展性的低功耗、混合信号微控制器。第一阶段产品由五个微控制器系列组成，包含超过两百种器件，在引脚、外设和软件上可兼容。每个系列提供了不同的性能，存储器和外设特性。通过通用外设、存储器映射和封装的一致性来实现系列内和各系列间的便捷移植。

Kinetis 微控制器基于飞思卡尔创新的 90 纳米薄膜存储器（TFS）闪存技术，具有独特的 Flex 存储器 （可配置的内嵌 EEPROM）。Kinetis 微控制器系列融合了最新的低功耗革新技术，具有高性能、高精度的混合信号能力，宽广的互连性，人机接口和安全外设。飞思卡尔公司以及其他大量的 ARM 第三方应用商提供对 Kinetis 微控制器的应用支持。

目录





系列	程序闪存	封装	关键特性
K60 系列	256KB-1MB	100-256 引脚	
K40 系列	64-512KB	64-144 引脚	
K30 系列	64-512KB	64-144 引脚	
K20 系列	32KB-1MB	32-144 引脚	
K10 系列	32KB-1MB	32-144 引脚	

低功耗 混合信号 USB 段式LCD

以太网 加密和防篡改检测 DDR

图 1. Kenetis 微控制器产品组合

所有的 Kinetis 系列包含丰富的模拟、通信和定时控制外设，提供多种闪存容量和输入输出引脚数量。所有 Kinetis 系列都具有以下特性：

- 内核：
  - ARM Cortex-M4 内核带 DSP 指令，性能可达 1.25 DMIPS/MHz (部分 Kinetis 系列提供浮点单元)
  - 多达 32 通道的 DMA 可用于外设和存储器数据传输并减少 CPU 干预
  - 提供不同级别的 CPU 频率 50 MHz、 72 MHz 和 100 MHz （部分 Kinetis 系列提供 120 MHz 和 150 MHz)
- 极低的功耗：
  - 10 种低功耗操作模式用于优化外设活动和唤醒时间以延长电池的寿命
  - 低漏唤醒单元、低功耗定时器和低功耗 RTC 可以更加灵活地实现低功耗
  - 行业领先的快速唤醒时间
- 存储器：
  - 内存空间可扩展，从 32 KB 闪存 / 8 KB RAM 到 1 MB 闪存 / 128 KB RAM。多个独立的闪存模块使同时进行代码执行和固件升级成为可能
  - 可选的 16 KB 缓存用于优化总线带宽和闪存执行性能
  - Flex 存储器具有高达 512 KB 的 FlexNVM 和高达 16 KB 的 FlexRAM。 FlexNVM 能够被分区以支持额外的程序闪存 （例如引导加载程序）、数据闪存 (例如存储大表) 或者 EEPROM 备份。FlexRAM 支持 EEPROM 字节写 / 字节擦除操作，并且指示最大 EEPROM 空间
  - EEPROM 最高超过一千万次的使用寿命
  - EEPROM 擦除 / 写速度远高于传统的 EEPROM
- 模拟混合信号：
  - 快速、高精度的 16 位 ADC、 12 位 DAC、可编程增益放大器、高速比较器和内部电压参考。提供强大的信号调节、转换和分析性能的同时降低了系统成本

- 人机接口 (HMI)：
  - 低功耗感应触摸传感接口在所有低功耗模式均可工作
- 连接性和通信：
  - UART 支持 ISO7816 和 IrDA， I^2S、 CAN、 I^2C 和 SPI
- 可靠性和安全性：
  - 硬件循环冗余校验引擎用于验证存储器内容、通信数据和增加的系统可靠性
  - 独立时钟工作的 COP 用于防止代码跑飞
  - 外部看门狗监控
- 定时和控制：
  - 强大的 FlexTimers 支持通用、 PWM 和电机控制功能
  - 载波调制器发射器用于产生红外波形
  - 可编程中断定时器用于 RTOS 任务调度或者为 ADC 转换和可编程延迟模块提供触发源
- 外部接口：
  - 多功能外部总线接口提供和外部存储器、门阵列逻辑或 LCD 的接口
- 系统：
  - 5 V 容限的 GPIO 带引脚中断功能
  - 从 1.71 V 到 3.6 V 的宽操作电压范围，闪存编程电压低至 1.71 V ，并且此时闪存和模拟外设所有功能正常
  - 运行温度 -40 °C 到 105 °C

除了以上共性，下表中列出了各 Kinetis 系列所特有的性能。

	USB OTG (FS & HS)	段式 LCD	NAND 闪存控制器	浮点单元	以太网 (IEEE 1588)	加密 (CAU+RNG)	双CAN	硬件防篡改检测	DDR 控制器
K60系列 256KB-1MB 100-256引脚	●		●	●	●	●	●	●	●
K40系列 64-512KB 64-144引脚	●	●					●		
K30系列 64-512KB 64-144引脚		●					●		
K20系列 32KB-1MB 32-144引脚	●		●	●			●		
K10系列 32KB-1MB 32-144引脚			●	●			●		

共有的系统 IP	共有的模拟 IP	共有的数字 IP	开发工具
32位ARM Cortex-M4 内核带 DSP 指令 下一代闪存，高可靠性，快速访问 Flex存储器 w/ EEPROM 性能 SRAM 存储器保护单元 低电压低功耗多操作模式，时钟门控 (1.71-3.6V 5V 容限 I/O) DMA	16位 ADC 可编程增益放大器 12位 DAC 高速比较器 低功耗感应触摸传感	CRC I^2C I^2S UART/SPI 可编程延迟块 外部总线接口 电机控制定时器 SDHC RTC	带 Processor Expert的IDE OS USB、 TCP/IP、安全库 模块化塔式硬件开发系统 应用软件栈、外设驱动器和应用库 (电机控制、 HMI、 USB) 强大的第三方生态系统

图 2. Kinetis 系列微控制器特性

2 K40 系列介绍

K40 微控制器系列在引脚、外设和软件上和 K10 系列完全兼容，和 K10 系列相比，它增加了全速 USB 2.0 On-The-Go 带设备充电探测，和灵活的低功耗段式 LCD 控制器，最多可支持 320 个段。 K40 具有丰富的模拟、通信、定时和控制外设，从 64 QFN 封装 64 KB 闪存开始可扩展到 144 MAPBGA 512 KB 闪存。

3 K40 模块结构图

下图为 K40 系列器件的模块结构总图。本系列中的各具体器件的功能特性为图中总功能特性的子集。

Kinetis K40 系列

ARM® Cortex™-M4 内核
- 调试接口
- DSP
- 中断控制器

系统
- 内部和外部看门狗
- 存储器保护
- DMA
- 低漏唤醒

存储器和存储器接口
- 程序闪存
- RAM
- Flex存储器
- 串行编程接口
- 外部总线

时钟
- 锁相环路
- 锁频环路
- 低/高频振荡器
- 内部参考时钟

系统安全和完整性
- CRC

模拟
- 16位 ADC x2
- PGA x2
- 模拟比较器 x3
- 6位 DAC x3
- 12位DAC x2
- 电压参考

定时器
- 定时器 x3 (12ch)
- 载波调制器发射器
- 可编程延迟模块
- 周期中断定时器
- 低功耗定时器
- 独立的实时时钟

通信接口
- I^2C x2
- I^2S
- UART x6
- 安全数码接口
- SPI x3
- USB OTG LS/FS/HS
- CAN x2
- USB LS/FS 接收发送接口
- USB 充电检测
- USB 电压调制器

人机接口
- GPIO
- Xtrinsic 传感接口
- 段式LCD

图标 [灰色方块] 基于K10系列演进的区别

图 3. K40 模块结构图

4 特性

4.1 K40 系列 MCU 的共性

K40 系列的所有器件都具有以下特性：

表 1. K40 系列器件的共性

工作特性	• 电压范围 1.71V - 3.6V • 闪存编程电压最低至 1.71V • 温度范围 (T_A) -40 to 105°C • 灵活的工作模式
内核特性	• 32 位 ARM Cortex-M4 内核 • 支持 DSP 指令 • 嵌套向量中断控制器 (NVIC) • 异步唤醒中断控制器 (AWIC) • 调试和跟踪 • 2 引脚串口调试 (SWD) • IEEE 1149.1 JTAG 调试 (JTAG) • IEEE 1149.7 简洁 JTAG (cJTAG) • 端口跟踪接口单元 (TPIU) • 闪存片和断点单元 (FPB) • 数据检测和跟踪单元 (DWT) • 指令跟踪宏单元 (ITM)
系统和功耗管理	• 带外部监控引脚的软件和硬件看门狗 • 带 16 个通道的 DMA 控制器 • 低漏唤醒单元 (LLWU) • 带 10 种功耗模式的功耗管理控制器 • 不可屏蔽中断 (NMI) • 每个芯片 128 位唯一标识 (ID) 数
时钟	• 多用途时钟发生器 • PLL 和 FLL • 内部参考时钟 (32kHz 或 2MHz) • 4MHz 到 32MHz 晶振 • 32kHz 到 40kHz 晶振 • 内部 1kHz 低功耗振荡器 • DC 到 50MHz 外部方波输入时钟
存储器和存储器接口	• Flex 存储器由 FlexNVM (非易失闪存用于执行程序代码、存储数据或者备份 EEPROM 数据) 或者 FlexRAM (RAM 存储器被用作传统的 RAM 或者高耐擦写 EEPROM 存储和加快闪存程序运行) • 闪存安全性和保护特性 • 串行闪存编程接口 (EzPort)
安全和集成性	• 循环冗余校检 (CRC)

表 1. K40 系列器件的共性

模拟	• 16 位 SAR ADC • 可编程的电压参考 (VREF) • 带 6 位 DAC 的高速模拟比较器 (CMP)
定时器	• 1x8ch 电机控制 / 通用 /PWM 定时器 (FTM) • 1x2ch 正交解码器 / 通用 /PWM 定时器 (FTM) • 载波调制定时器 (CMT) • 可编程延迟模块 (PDB) • 1x4ch 可编程中断定时器 (PIT) • 低功耗定时器 (LPT)
通信	• USB 全速 / 低速 OTG/ 主机 / 从设备接口 • SPI • I^2C，支持 SMBUS • UART (带 ISO7816、 IrDA 和硬件流控)
人机接口	• GPIO 支持引脚中断、 DMA 请求、数字滤波和其他引脚控制选项 • 最大允许 5V 输入 • 电容式触摸传感输入 • LCD 显示驱动 　• 支持 3V 或者 5V 的显示屏 　• 可配置为段 （frontplane）和公共端 （backplane）引脚 　• 段故障检测机制

4.1.1 存储器和封装

下表简述了 K40 系列微控制器的存储器大小和封装。封装相同的器件引脚兼容。

表 2. K40 系列 MCU 概述

	存储器				封装							
CPU 频率 (MHz)	闪存 (KB)	Flex NVM (KB)	SRAM (KB)	Flex RAM (KB)	64 QFN (9x9)	64 LQFP (10x10)	80 LQFP (12x12)	81 BGA (8x8)	100 LQFP (14x14)	104 BGA (8x8)	144 LQFP (20x20)	144 BGA (13x13)
72	64	32	16	2	+	+	+	+	—	—	—	—
72	128	32	32	2	+	+	+	+	+	+	—	—
72	256	32	64	2	—	—	+	+	+	+	—	—
100	128	128	32	4	—	—	—	—	—	—	+	+
100	256	256	64	4	—	—	—	—	—	—	+	+
100	512	—	128	—	—	—	+	+	+	+	+	+

4.2 Flex 存储器

飞思卡尔的新一代 Flex 存储器技术为需要片上 EEPROM 和 / 或额外程序或数据闪存的开发者提供非常多样化和强大的解决方案。 Flex 存储器和 SRAM 一样简单快速，当用作高耐久性擦写 EEPROM 时，在完成程序运行和擦除功能时不需要用户或者系统干预。 EEPROM 阵列大小可配置以改善续航时间来满足应用的需求。 Flex 存储器同时能提供平行于主程序闪存的额外闪存 (FlexNVM) 用于数据或者程序存储。

Flex 存储器的关键特性包括 :

- 开发者可设置：
  - EEPROM 阵列大小和擦写次数
  - 程序或者数据闪存大小
- EEPROM 在电压和温度范围内能经受 一千万次擦写操作
- 无缝的 EEPROM 读 / 写操作：简单地读或写存储器地址
- 高速 EEPROM 字节， 16 位和 32 位擦写操作
- 减少外部 EEPROM IC 成本或避免 EEPROM 模拟机制对软件工作量和资源 （CPU/ 闪存 /RAM）的消耗
- 存储大的数据表和系统引导加载程序
- 主程序闪存支持同时读写操作
- 最低写入电压 1.71V

4.2.1 协议可编程

Flex 存储器使您能完全配置 FlexNVM 和 FlexRAM 模块，从而为应用提供最均衡的存储器资源。

用户可配置的参数包括：EEPROM 大小、擦写次数、写大小和额外程序 / 数据闪存的大小。

除了上述的灵活性，和传统的 EEPROM 比较， Flex 存储器解决方案中，管理权限者可设置 EEPROM 性能、擦写次数和低电压运行。

- 增强的 EEPROM — 包括 FlexRAM 和 FlexNVM 来提供字节擦写，高速和高擦写次数 EEPROM
- FlexNVM — 能被用作：
  - EEPROM 配置的一部分
  - 额外的程序或者数据闪存，或者
  - 同时包含上面两项。例如，一部分可以用作闪存同时另一部分被用作增强型 EEPROM 备份
- FlexRAM — 能被用作 EEPROM 配置的一部分或者额外的系统 RAM

4.2.2 使用案例

微控制器具有 128 KB 程序闪存、32 KB SRAM、 Flex 存储器具有 128 KB FlexNVM 和 4 KB FlexRAM (最大的 EEPROM 大小)。应用要求有 8 KB 的额外程序闪存用于引导加载程序 （bootloader）和 256 字节的高擦写次数 EEPROM。用户分配 8 KB 的 FlexNVM 给额外的程序闪存，剩余的 120 KB 用于 EEPROM 备份。

用户从 FlexRAM 定义了 256 字节的 EEPROM 大小。在此例中， EEPROM 的持续时间决定了至少可擦写 2.32 M 次。

4.3 器件号和封装信息

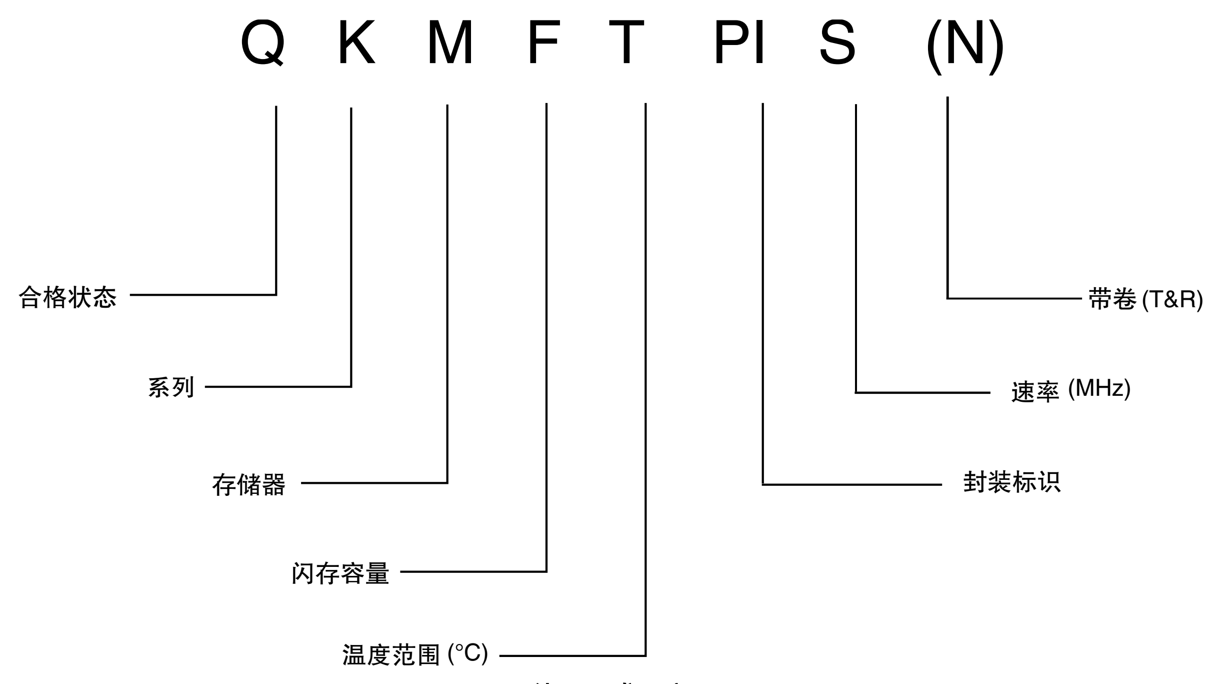


图 4. 器件号组成示意图

域	描述	值
Q	合格状态	• M = 完全合格，正式进入市场 • P = 工程产品
K	系列	• K40
M	存储器	• N = 不带 Flex 存储器 • X = 带 Flex 存储器
F	闪存容量	• 32 = 32 KB • 64 = 64 KB • 128 = 128 KB • 256 = 256 KB • 512 = 512 KB • 1M0 = 1 MB

域	描述	值
T	温度范围 (°C)	• V = –40 to 105
PI	封装标识	• FM = 32 QFN (5mm x 5mm) • FT = 48 QFN (7mm x 7mm) • LF = 48 LQFP (7mm x 7mm) • FX = 64 QFN (9mm x 9mm) • LH = 64 LQFP (10mm x 10mm) • LK = 80 LQFP (12mm x 12mm) • MB = 81 MAPBGA (10mm x 10mm) • LL = 100 LQFP (14mm x 14mm) • ML = 104 MAPBGA (10mm x 10mm) • LQ = 144 LQFP (20mm x 20mm) • MD = 144 MAPBGA (13mm x 13mm) • MF = 196 MAPBGA (15mm x 15mm) • MJ = 256 MAPBGA (17mm x 17mm)
S	CPU 速率 (MHz)	• 50 = 50 MHz • 72 = 72 MHz • 100 = 100 MHz • 120 = 120 MHz • 150 = 150 MHz
N	带卷 (T&R)	• Blank = 非 T&R • R = T&R

4.4 K40 系列特性

下面各节列出了 K40 系列中各器件的区别，内容的划分基于性能等级。

每个器件号下面列出的特性为此器件的最大配置。哪些模块可以同时使用由信号复用配置决定。

4.4.1 K40 系列特性 (72MHz)

表 3. 频率为 72 MHz 的 K40

器件号	MK40X64VLH72(R)	MK40X64VFX72(R)	MK40X64VLK72(R)	MK40X64VMB72(R)	MK40X128VLH72(R)	MK40X128VFX72(R)	MK40X128VLK72(R)	MK40X256VLK72(R)	MK40X128VMB72(R)	MK40X256VMB72(R)	MK40X128VLL72(R)	MK40X256VLL72(R)	MK40X128VML72(R)	MK40X256VML72(R)
基本性能														
CPU 频率	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz	72MHz
引脚数	64	64	80	81	64	64	80	80	81	81	100	100	104	104
封装	LQFP	QFN	LQFP	MAPBGA	LQFP	QFN	LQFP	LQFP	MAPBGA	MAPBGA	LQFP	LQFP	MAPBGA	MAPBGA
存储器和存储器接口														
闪存总容量	96KB	96KB	96KB	96KB	160KB	160KB	160KB	288KB	160KB	288KB	160KB	288KB	160KB	288KB
闪存	64KB	64KB	64KB	64KB	128KB	128KB	128KB	256KB	128KB	256KB	128KB	256KB	128KB	256KB

表 3. 频率为 72 MHz 的 K40 （续上页）

器件号	MK40X64VLH72(R)	MK40X64VFX72(R)	MK40X64VLK72(R)	MK40X64VMB72(R)	MK40X128VLH72(R)	MK40X128VFX72(R)	MK40X128VLK72(R)	MK40X256VLK72(R)	MK40X128VMB72(R)	MK40X256VMB72(R)	MK40X128VLL72(R)	MK40X256VLL72(R)	MK40X128VML72(R)	MK40X256VML72(R)
FlexNVM	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB	32KB
EEPROM/FlexRAM	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB	2KB
SRAM	16KB	16KB	16KB	16KB	32KB	32KB	32KB	64KB	32KB	64KB	32KB	64KB	32KB	64KB
外部总线接口 (Flex 总线)	-	-	-	-	-	-	-	-	-	-	-	-	-	-
DDR 控制器	-	-	-	-	-	-	-	-	-	-	-	-	-	-
NAND 闪存控制器	-	-	-	-	-	-	-	-	-	-	-	-	-	-
缓存	-	-	-	-	-	-	-	-	-	-	-	-	-	-
核心模块														
DSP	有	有	有	有	有	有	有	有	有	有	有	有	有	有
SPFPU	-	-	-	-	-	-	-	-	-	-	-	-	-	-
调试	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD
跟踪	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM	TPIU, FPB, DWT, ITM
NMI	有	有	有	有	有	有	有	有	有	有	有	有	有	有
系统模块														
软件看门狗	有	有	有	有	有	有	有	有	有	有	有	有	有	有
硬件看门狗	有	有	有	有	有	有	有	有	有	有	有	有	有	有
PMC	有	有	有	有	有	有	有	有	有	有	有	有	有	有
MPU	-	-	-	-	-	-	-	-	-	-	-	-	-	-
DMA	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch
时钟模块														
MCG	有	有	有	有	有	有	有	有	有	有	有	有	有	有
主 OSC (4-32MHz)	有	有	有	有	有	有	有	有	有	有	有	有	有	有
RTC (32KHz Osc, Vbat)	有	有	有	有	有	有	有	有	有	有	有	有	有	有
安全和完整性														

表 3. 频率为 72 MHz 的 K40 （续上页）

器件号	MK40X64VLH72(R)	MK40X64VFX72(R)	MK40X64VLK72(R)	MK40X64VMB72(R)	MK40X128VLH72(R)	MK40X128VFX72(R)	MK40X128VLK72(R)	MK40X256VLK72(R)	MK40X128VMB72(R)	MK40X256VMB72(R)	MK40X128VLL72(R)	MK40X256VLL72(R)	MK40X128VML72(R)	MK40X256VML72(R)
硬件加密	-	-	-	-	-	-	-	-	-	-	-	-	-	-
防窜改检测	-	-	-	-	-	-	-	-	-	-	-	-	-	-
CRC	有	有	有	有	有	有	有	有	有	有	有	有	有	有
模拟														
ADC0, SE：单端 DP：差分对	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	10ch SE + 2chDP	12ch SE + 3chDP	12ch SE + 3chDP	12ch SE + 3chDP	12ch SE + 3chDP
ADC1	4chSE + 2chDP	4chSE + 2chDP	13ch SE + 2chDP	13ch SE + 2chDP	4chSE + 2chDP	4chSE + 2chDP	13ch SE + 2chDP	13ch SE + 2chDP	13ch SE + 2chDP	13ch SE + 2chDP	14ch SE + 3chDP	14ch SE + 3chDP	14ch SE + 3chDP	14ch SE + 3chDP
ADC2	-	-	-	-	-	-	-	-	-	-	-	-	-	-
ADC3	-	-	-	-	-	-	-	-	-	-	-	-	-	-
PGA	2	2	2	2	2	2	2	2	2	2	2	2	2	2
12 位 DAC	1	1	1	1	1	1	1	1	1	1	1	1	1	1
模拟比较器	2	2	3	3	3	3	3	3	3	3	3	3	3	3
Vref	有	有	有	有	有	有	有	有	有	有	有	有	有	有
定时器														
电机控制 / 通用 /PWM	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch
正交解码 / 通用 /PWM	1x2ch	1x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch
IEEE1588 定时器 / 通用 /PWM	-	-	-	-	-	-	-	-	-	-	-	-	-	-
低功耗定时器	1	1	1	1	1	1	1	1	1	1	1	1	1	1
PIT	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch
PDB	1	1	1	1	1	1	1	1	1	1	1	1	1	1
通信接口														
SDHC	-	-	-	-	-	-	-	-	-	-	-	-	-	-
UART （ISO-7816）	1	1	1	1	1	1	1	1	1	1	1	1	1	1
UART	2	2	3	3	2	2	3	3	3	3	4	4	4	4
SPI	1	1	2	2	1	1	2	2	2	2	2	2	2	2
I^2C	2	2	2	2	2	2	2	2	2	2	2	2	2	2

表 3. 频率为 72 MHz 的 K40 （续上页）

器件号	MK40X64VLH72(R)	MK40X64VFX72(R)	MK40X64VLK72(R)	MK40X64VMB72(R)	MK40X128VLH72(R)	MK40X128VFX72(R)	MK40X128VLK72(R)	MK40X256VLK72(R)	MK40X128VMB72(R)	MK40X256VMB72(R)	MK40X128VLL72(R)	MK40X256VLL72(R)	MK40X128VML72(R)	MK40X256VML72(R)
I^2S	Play	Play	1	1	Play	Play	1	1	1	1	1	1	1	1
CAN	-	-	1	1	1	1	1	1	1	1	1	1	1	1
USB OTG LS/FS 带片上收发器	1	1	1	1	1	1	1	1	1	1	1	1	1	1
USB OTG HS	-	-	-	-	-	-	-	-	-	-	-	-	-	-
USB DCD	有	有	有	有	有	有	有	有	有	有	有	有	有	有
USB 120mA 稳压	有	有	有	有	有	有	有	有	有	有	有	有	有	有
以太网 （带 1588）	-	-	-	-	-	-	-	-	-	-	-	-	-	-
人机接口														
段式 LCD	16x8/20x4	16x8/20x4	24x8/28x4	25x8/29x4	16x8/20x4	16x8/20x4	24x8/28x4	24x8/28x4	25x8/29x4	25x8/29x4	32x8/36x4	32x8/36x4	36x8/40x4	36x8/40x4
CMT(载波模块发射器)	有	有	有	有	有	有	有	有	有	有	有	有	有	有
TSI(触摸传感输入)	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入
GPIO (带中断)	36	36	52	53	36	36	52	52	53	53	62	62	66	66
工作特性														
最大允许输入电压 5V	有	有	有	有	有	有	有	有	有	有	有	有	有	有
电压范围	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V	1.71-3.6V
闪存写电压	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V
温度范围	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C

4.4.2 K40 系列特性 (100MHz)

表 4. 频率为 100 MHz 的 K40

器件号	MK40X128VLQ100(R)	MK40X128VMD100(R)	MK40X256VLQ100(R)	MK40X256VMD100(R)	MK40N512VLK100(R)	MK40N512VMB100(R)	MK40N512VLL100(R)	MK40N512VML100(R)	MK40N512VLQ100(R)	MK40N512VMD100(R)
基本性能										
CPU 频率	100MHz	100MHz	100MHz	100MHz	100MHz	100MHz	100MHz	100MHz	100MHz	100MHz
引脚数	144	144	144	144	80	81	100	104	144	144
封装	LQFP	MAPBGA	LQFP	MAPBGA	LQFP	MAPBGA	LQFP	MAPBGA	LQFP	MAPBGA
存储器和存储器接口										
闪存总容量	256KB	256KB	512KB	512KB	512KB	512KB	512KB	512KB	512KB	512KB
闪存	128KB	128KB	256KB	256KB	512KB	512KB	512KB	512KB	512KB	512KB
FlexNVM	128KB	128KB	256KB	256KB	-	-	-	-	-	-
EEPROM/FlexRAM	4KB	4KB	4KB	4KB	-	-	-	-	-	-
SRAM	32KB	32KB	64KB	64KB	128KB	128KB	128KB	128KB	128KB	128KB
外部总线接口 (Flex 总线)	有	有	有	有	-	-	-	-	有	有
DDR 控制器	-	-	-	-	-	-	-	-	-	-
NAND 闪存控制器	-	-	-	-	-	-	-	-	-	-
缓存	-	-	-	-	-	-	-	-	-	-
核心模块										
DSP	有	有	有	有	有	有	有	有	有	有
SPFPU	-	-	-	-	-	-	-	-	-	-
调试	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD	JTAG, cJTAG, SWD
跟踪	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB	TPIU, FPB, DWT, ITM, ETM, ETB
NMI	有	有	有	有	有	有	有	有	有	有
系统模块										
软件看门狗	有	有	有	有	有	有	有	有	有	有
硬件看门狗	有	有	有	有	有	有	有	有	有	有
PMC	有	有	有	有	有	有	有	有	有	有
MPU	有	有	有	有	有	有	有	有	有	有

表 4. 频率为 100 MHz 的 K40 （续上页）

器件号	MK40X 128VLQ 100(R)	MK40X 128VM D100(R)	MK40X 256VLQ 100(R)	MK40X 256VM D100(R)	MK40N 512VLK 100(R)	MK40N 512VM B100(R)	MK40N 512VLL 100(R)	MK40N 512VML 100(R)	MK40N 512VLQ 100(R)	MK40N 512VM D100(R)
DMA	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch	16ch
时钟模块										
MCG	有	有	有	有	有	有	有	有	有	有
主 OSC (4-32MHz)	有	有	有	有	有	有	有	有	有	有
RTC (32KHz Osc, Vbat)	有	有	有	有	有	有	有	有	有	有
安全和完整性										
硬件加密	-	-	-	-	-	-	-	-	-	-
防窜改检测	-	-	-	-	-	-	-	-	-	-
CRC	有	有	有	有	有	有	有	有	有	有
模拟										
ADC0, SE：单端 DP：差分对	15chSE + 3chDP	15chSE + 3chDP	15chSE + 3chDP	15chSE + 3chDP	10chSE + 2chDP	10chSE + 2chDP	12chSE + 3chDP	12chSE + 3chDP	15chSE + 3chDP	15chSE + 3chDP
ADC1	18chSE + 3chDP	18chSE + 3chDP	18chSE + 3chDP	18chSE + 3chDP	13chSE + 2chDP	13chSE + 2chDP	14chSE + 3chDP	14chSE + 3chDP	18chSE + 3chDP	18chSE + 3chDP
ADC2	-	-	-	-	-	-	-	-	-	-
ADC3	-	-	-	-	-	-	-	-	-	-
PGA	2	2	2	2	2	2	2	2	2	2
12 位 DAC	2	2	2	2	1	1	1	1	2	2
模拟比较器	3	3	3	3	3	3	3	3	3	3
Vref	有	有	有	有	有	有	有	有	有	有
定时器										
电机控制 / 通用 /PWM	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch	1x8ch
正交解码 / 通用 /PWM	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch	2x2ch
IEEE1588 定时器 / 通用 /PWM	-	-	-	-	-	-	-	-	-	-
低功耗定时器	1	1	1	1	1	1	1	1	1	1
PIT	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch	1x4ch
PDB	1	1	1	1	1	1	1	1	1	1
通信接口										
SDHC	1	1	1	1	1	1	1	1	1	1
UART （ ISO-7816）	1	1	1	1	1	1	1	1	1	1
UART	5	5	5	5	3	3	4	4	5	5
SPI	3	3	3	3	2	2	3	3	3	3

表 4. 频率为 100 MHz 的 K40 （续上页）

器件号	MK40X 128VLQ 100(R)	MK40X 128VM D100(R)	MK40X 256VLQ 100(R)	MK40X 256VM D100(R)	MK40N 512VLK 100(R)	MK40N 512VM B100(R)	MK40N 512VLL 100(R)	MK40N 512VML 100(R)	MK40N 512VLQ 100(R)	MK40N 512VM D100(R)
I^2C	2	2	2	2	2	2	2	2	2	2
I^2S	1	1	1	1	1	1	1	1	1	1
CAN	2	2	2	2	1	1	2	2	2	2
USB OTG LS/FS 带片上收发器	1	1	1	1	1	1	1	1	1	1
USB OTG HS	-	-	-	-	-	-	-	-	-	-
USB DCD	有	有	有	有	有	有	有	有	有	有
USB 120mA 稳压	有	有	有	有	有	有	有	有	有	有
以太网 （带 1588）	-	-	-	-	-	-	-	-	-	-
人机接口										
段式 LCD	40x8/ 44x4	40x8/ 44x4	40x8/ 44x4	40x8/ 44x4	24x8/ 28x4	25x8/ 29x4	32x8/ 36x4	36x8/ 40x4	40x8/ 44x4	40x8/ 44x4
CMT(载波模块发射器)	有	有	有	有	有	有	有	有	有	有
TSI(触摸传感输入)	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入	16 输入
GPIO (带中断)	98	98	98	98	52	53	62	66	98	98
工作特性										
最大允许输入电压 5V	有	有	有	有	有	有	有	有	有	有
电压范围	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V	1.71-3.6 V
闪存写电压	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V	1.71V
温度范围	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C	-40 to 105°C

4.5 模块特性

下面各章节描述本系列微控制器所涉及到模块的概要特性。若要了解特定器件具有的模块，请参考前面章节。

4.5.1 内核模块

4.5.1.1 ARM Cortex-M4 内核

- 支持高达 100 MHz 的频率， 1.25 DMIPS/MHz
- ARM 内核基于 ARMv7 Architecture & Thumb® -2 ISA
- 微控制器内核主要用于对成本敏感，确定性的中断驱动环境
- Harvard 总线构架
- 带分支推测技术的三级流水线
- 集成的总线矩阵

- 集成的数字信号处理 （DSP）
- 可配置的嵌套向量中断控制器 （NVIC）
- 高级可配置调试跟踪组件
- 嵌入式跟踪宏单元 （ETM）

4.5.1.2 嵌套的向量中断控制器 (NVIC)

- 和 Cortex-M4 的 Harvard 构架紧密耦合，使处理低延时中断成为可能
- 高达 120 个中断源
- 包括一个单非屏蔽中断
- 16 个优先级，每个中断源动态可配置
- 当更高优先级的中断被触发时，支持中断嵌套
- 重定位向量表

4.5.1.3 唤醒中断控制器 (WIC)

- 当系统时钟在低功耗模式被关闭时支持中断处理
- 当进入深度休眠时被 NVIC 正确地启动后，接管和模仿 NVIC 的作用
- 一个基本的中断屏蔽系统，当检测到未屏蔽信号产生无优先级的逻辑信号用于唤醒
- 不提供程序员模型可视状态，在休眠模式时降低了功耗且终端用户不可操作

4.5.1.4 调试控制器

- 串口 JTAG 调试端口 (SWJ-DP) 包含
  - 为调试提供标准的 JTAG 和 cJTAG 外部接口
  - 提供串口电缆半双工调试外部接口
- 数据观察与跟踪单元 (DWT) 具有以下功能：
  - 四个比较器可配置为一个硬件检测点、一个 ETM 触发器、一个 PC 采样事件触发器或者一个数据地址采样事件触发器
  - 用于性能概要分析的多个计数器和一个数据匹配事件触发器
  - 可配置用于按定义的间隔发出 PC 采样或者发出中断事件信息
- 指令跟踪宏单元 (ITM) 具有以下功能 :
  - 软件跟踪 - 对 ITM 刺激寄存器的直接写操作会造成发送数据包
  - 硬件跟踪 - ITM 发送由 DWT 产生的数据包
  - 时间标记 - 和数据包相关的发送
- 嵌入式跟踪宏单元支持指令跟踪
- CoreSight^{TM} 嵌入式跟踪缓冲区 （ETB）是一个用于存储跟踪数据的存储器映射缓存区。允许使用标准的 JTAG 工具来进行程序流重组。
- 测试端口接口单元 (TPIU) 在 ITM 或者 ETM 和一个片外端口跟踪仪之间起桥接作用
- 闪存片和断点单元 (FPB) 实现硬件中断点、代码片段和数据从代码空间到系统空间的转移

4.5.2 系统模块

4.5.2.1 功耗管理控制单元 (PMC)

- 独立的数字 （经过稳压）和模拟 （参考数字）电源输出

- 可设置的低功耗模式
- 不需要输出电源去耦电容
- 通过内部模块和外部输入从低功耗模式下唤醒
- 集成上电复位 (POR)
- 集成低压检测 （LVD），具有复位能力
- 可选的 LVD 跳变点
- 可设置的低压预警 （LVW）中断功能
- 缓冲区的带隙参考电压输出
- 出厂设置的带隙和 LVD 修正
- 1 kHz 低功耗振荡器 (LPO)

4.5.2.2 DMA 通道复用 (DMA MUX)

- 16 个独立可选择的 DMA 通道路由
- 4 个周期性触发源
- 每个通道路由可被指配到 64 个外设 DMA 源中的一个

4.5.2.3 DMA 控制器

- 最多 32 个完全可编程通道，带 32 字节的传输控制描述符
- 数据移动通过双地址传送 8 位、 16 位、 32 位和 128 位数值
- 可编程源地址、目标地址、传输数、支持增强地址模式
- 支持主要的次要嵌套累加器，每个通道一个请求一个中断
- 支持通道到通道的链路，分散 / 收集用于固定优先级的和时间片轮转通道仲裁的连续传输

4.5.2.4 看门狗定时器 (WDOG)

- 独立可配置时钟源输入
- 带解锁序列的单次写比特
- 可编程超时周期
- 能测试看门狗定时器和复位
- 窗口刷新选项
- 稳定的刷新机制
- 两次上电复位之间的看门狗复位次数累加
- 可配置的超时中断

4.5.2.5 外部看门狗监控 (EWM)

- 独立的 1 kHz LPO 时钟源
- CPU 控制或者外部输入控制的输出信号选通外部电路

4.5.2.6 系统时钟

- 锁频环路 (FLL)
    - 数字控制振荡器 （DCO）
    - DCO 的频率范围可设置
    - 可以针对 32.768kHz 的外部参考时钟源设置 DCO 频率

    - 内部或外部参考时钟可作为 FLL 输入源
    - 0.2% 分辨率，使用 32 kHz 内部参考时钟
    - 使用 32 kHz 内部参考时钟时全电压和温度有 2% 的偏差；在有限的温度范围（0℃ 至 70℃）内偏差为 1%
- 锁相环路 (PLL)
    - 电压控制振荡器 (VCO)
    - 外部参考时钟被用作 PLL 源
    - 模数 VCO 分频器相位 / 频率检测器
    - 集成环路过滤器
- 内部参考时钟产生器
    - 低速时钟使用 9 个修正位确保准确性
    - 快速时钟带四个修正位
    - 可用于控制 FLL
    - 可以选择低速或快速时钟作为 MCU 的时钟源
    - 可以用作其他片上外设的时钟源
- 来自晶体振荡器（XOSC）的外部时钟
    - 可以用作 FLL 和 / 或 PLL 源
    - 可以选择作为 MCU 的时钟源
- 具有复位请求能力的外部时钟监控
- 具有中断请求功能的锁检测器，用于 PLL
- 自动修正机（ATM），用于修正低频率范围和快速内部参考时钟
- 提供了用于 FLL 和 PLL 的基准分频器
- 所选的时钟源可以 1、 2、 4 或 8 预分频
- 从 FLL 或者 PLL 提供 MCGPLLSCLK 作为时钟源用于其他片上外设
- 提供 MCGFFCLK 作为时钟源用于其他片上外设

4.5.3 存储器和存储器接口

4.5.3.1 片上存储器

- 50MHz 器件
    - 高达 128KB 程序闪存
    - Flex 存储器模块提供高达 32KB 的 FlexNVM 和 2KB FlexRAM 以及最高达 2KB 的 EEPROM
    - 高达 32KB 的 SRAM
- 72MHz 器件
    - 高达 256KB 程序闪存
    - Flex 存储器模块提供高达 32KB 的 FlexNVM 和 2KB FlexRAM 以及最高达 2KB 的 EEPROM
    - 高达 64KB 的 SRAM
- 100MHz 器件
    - 高达 512KB 程序闪存
    - Flex 存储器模块提供高达 256KB 的 FlexNVM 和 4KB FlexRAM 以及最高达 4KB 的 EEPROM
    - 高达 128KB 的 SRAM
- 安全电路，防止对 RAM 和闪存内容进行未授权访问

4.5.3.2 外部总线接口 (FlexBus)

- 六个独立的、可由用户设置的片选信号，可以与外部 SRAM、 PROM、 EPROM、 EEPROM、闪存和其他外设无缝接口
- 支持高达 2 GB 的寻址空间
- 8 位、 16 位和 32 位数据总线宽度，提供复用或非复用的地址和数据总线的配置
- 字节、字、长字和 16 字节行传输
- 片选时可根据芯片选择的断言来设置地址建立时间
- 可根据芯片选择和发送方向的协商来设置的地址保持时间

4.5.3.3 串行程序接口 (EzPort)

- 和业界标准的 SPI 闪存使用相同的的串行接口，命令集为其子集。
- 能够读、擦除和编程闪存
- 闪存编程后用复位命令重启系统

4.5.4 安全和完整性

4.5.4.1 循环冗余校检 (CRC)

- 采用 16 位或 32 位移位寄存器的 CRC 发生器电路
- 16/32 位 CRC 用户可配置
- 可编程的生成器多项式
- 误码检测功能可以检测所有单、双、奇误码及大多数多位误码
- 可编程的初始种子值
- 高速 CRC 计算
- 通过转置寄存器转置输入数据和 CRC 结果，此为可选特性，用于某些字节是 lsb 格式的应用

4.5.5 模拟外设

4.5.5.1 16 位逐次逼近模数转换器 (ADC)

- 线性逐次逼近算法，最高 16 位分辨率
- 最高 14.5 ENOB
- 最多 4 对差分和 24 个单端外部模拟输入
- 输出模式：
  - 差分 16 位、 13 位、 11 位和 9 位模式，使用 2 的补码的 16 位符号扩展格式
  - 单端 16 位、 12 位、 10 位、 8 位模式，使用右对齐无符号格式
- 单次或连续转换
- 可配置的采样时间和转换速度 / 功耗
- 转换完成和硬件平均完成标记和中断
- 可从最多四个源中选择输入时钟
- 在低功耗模式下运行，降低噪声
- 使用异步时钟源降低噪声，并可以选择输出时钟
- 可选择异步硬件转换触发器，具有硬件通道选择

- 自动比较各种可设置的中断值
- 温度传感器
- 硬件平均功能
- 可选择电压参考
- 自动校准模式

4.5.5.2 高速模拟比较器 (CMP)

- 6 位 DAC 可编程参考生成器输出
- 典型 5 mV 输入偏移
- 在启用模式下功耗低于 40 μA，在禁用模式下功耗低于 1 nA （可编程的参考生成器不包含在内）
- 固定的 ACMP 滞后，范围在 3 mV 至 20 mV 之间
- 最多 8 个可选比较器输入；每个输入都可以按照极性顺序与其他任何输入进行比较
- 中断在比较器输出的上升沿，下降沿或者上升下降沿可选
- 比较器输出可被采样，窗口 （用于过零检测）或者数字过滤
- 在低功耗模式下运行

4.5.5.3 12 位数模转换器 (DAC)

- 12 位分辨率
- 在输入字 497-3599 确保 6-sigma 的单调性
- 高低速转换
  - 高速下转换率为 1 μs，低速为 2 μs
- 下电模式
- DAC 能驱动 3 kΩ, 400pF 负载
- 同步异步更新可选
- 自动模式下允许 DAC 产生自己的输出波形，包括方波、三角波和锯齿波。
- 自动模式下周期、更新率和范围可编程
- DMA 支持可配置浮标

4.5.5.4 电压参考 (VREF)

- 可配置的修正寄存器，以 0.5 mV 为单位递增，在复位后自动加载室内温度值
- 可配置的模式选择：
  - 关闭
  - 带隙输出 （或稳定延迟）
  - 低功耗缓冲模式
  - 紧稳压缓冲模式
- 室温下名义输出电压为 1.2 V， 40 ppm/°C
- 特定引脚输出
- 紧稳压模式下提供最大 100 μV/mA 负载调整
- 电源抑制比为 0.1 mV DC 和 -60 dB AC

4.5.6 定时器

4.5.6.1 可编程延迟模块 (PDB)

- 最多 15 个触发输入源和软件触发源
- 最多 8 个可配置 PDB 通道用于 ADC 硬件触发
  - 每个 PDB 通道和一个 ADC 匹配
  - 对于每个 PDB 通道，一个触发输出用于 ADC 硬件触发，最多 8 个预触发输出用于 ADC 触发选择
  - 触发输出可以独立打开和关闭
  - 每个预触发使用一个 16 位延迟寄存器
  - 可选旁路预触发输出的延迟寄存器
  - 可在单次或者连续模式下运行
  - 可选在紧接模式中运行，可使 ADC 完成转换后再触发下个 PDB 通道
  - 一个可编程延迟中断
  - 一个顺序错误中断
  - 每个预触发一个通道标示和一个顺序错误标示
  - 支持 DMA
- 最多 8 个 DAC 间隙触发器
  - 每个 DAC 一个触发输出
  - 每个 DAC 触发器输出一个 16 位延迟间隙寄存器
  - 可选的旁路延迟间隙触发器寄存器
  - 可选的外部触发器
- 最多 8 个脉冲输出 （脉冲输出的）
  - 每个脉冲输出可以被独立打开或者关闭 .
  - 可编程的脉冲宽度

4.5.6.2 Flex 定时器 (FTM)

- FTM 源时钟可选择
- 可设置的预分频器
- 16 位计数器器支持自由运行或初始 / 最终值，并且可向上或上 / 下计数
- 输入捕捉、输出比较、边缘对齐和中央对齐 PWM 模式
- 输入捕捉和输出比较模式
- FTM 通道可以成对工作、采用相同的输出或者采用一主一辅输出或采用两个单独的通道 （具有独立的输出）
- 死区插入可以提供给每个互补对
- 生成硬件触发
- 软件控制 PWM 输出
- 全球错误控制最多允许 4 个错误输入
- 配置通道极性
- 对输入捕捉、基准比较、溢出的计数器或检测到的故障情况设置中断
- 带输入过滤器的正交解码器，相对位置计算，在位置计数或者捕获外部事件的位置计数中断
- FTM 事件支持 DMA
- 全局时基模式在 FTM 实例中共享单时基

4.5.6.3 可编程中断定时器 (PITs)

- 最多四个通用中断定时器
- 最多四个用于触发 ADC 转换的中断定时器
- 32 位计数器分辨率
- 同步系统时钟频率
- 支持 DMA

4.5.6.4 低功耗定时器

- 预分频器 / 毛刺过滤器的时钟可选
  - 1 kHz 内部 LPO
  - 32.768 kHz 外部晶振
  - 内部参考时钟 (在低漏模式不可用)
- 带 15 位计数器的可配置的毛刺过滤器或预分频器
- 带比较的 16 位时间或者脉冲累加器
- 在定时器比较时产生的中断
- 在定时器比较时产生硬件触发 （在低漏模式不可用)

4.5.6.5 载波调制定时器 (CMT)

- 4 种运行模式
  - 时间模式，独立控制高电平和低电平时间
  - 基带
  - 频移键控 (FSK)
  - 直接通过软件控制 IRO 引脚
- 在时间、基带和 FSK 模式下扩展空间操作
- 可选择的输入时钟分频
- 在循环结束时中断
  - 能够关闭 CMT_IRO 信号并用于定时器中断

4.5.6.6 实时时钟 (RTC)

- 独立的电源， POR 和 32 kHz 晶振
- 32 位秒计数器和 32 位告警
- 16 位预分频器带补偿能够更正 0.12 ppm 到 3906 ppm 之间的错误
- 寄存器写保护
  - 硬锁要求通过 VBAT POR 来打开写权限
  - 软锁要求通过系统复位来打开写 / 读权限

4.5.7 通信接口

4.5.7.1 通用串行总线接口 – On-The-Go 模块

- 遵循 USB 规范 2.0 版本
- USB 主设备模式

  - 支持增强型主设备控制接口 (EHCI)
  - 允许直接连接 FS/LS 从设备而不需要 OHCI/UHCI 伴侣控制器
  - 支持 Linux 和其他商用操作系统
- USB 从设备模式
  - 通过片上收发器进行全速操作
  - 通过外部 ULPI 收发器进行全速 / 高速操作
  - 支持一个上行接口
  - 支持四个可编程双向 USB 端点，包括端点 0
- 挂起模式 / 低功耗
  - 作为主设备，固件能够挂起单独的从设备或者整个 USB 并且关闭芯片时钟运行于低功耗。
  - 从设备支持低功耗挂起
  - 主从设备支持远端唤醒
  - 和处理器的低功耗模式集成
- 包括一个片上全速 (12 Mbps) 和低速 (1.5 Mbps) 收发器
- 支持片外 HS/FS/LS 收发器
  - 外部 ULPI 收发器在主设备模式支持高速 （480 Mbps)，全速和低速，在从设备模式支持高速和全速
  - 接口使用 8 位单数据速率 ULPI 数据总线
  - ULPI PHY 提供一个 60 MHz USB 参考时钟输入给处理器

4.5.7.2 USB 从设备充电检测 (USBDCD)

- 和通过以下方式充电的系统兼容：
  - 可充电电池
  - 不可充电池
  - 外部 3.3 VLDO 稳压器通过 USB 充电或者
  - 使用内部稳压器直接从 USB 充电
- 可编程事件定时器，以便于更加灵活地和将来更新的标准兼容
- 遵循最新的工业标准规范， USB 电池充电规范，版本 1.1

4.5.7.3 USB 稳压器

- 5V 稳压器输入通常由 USB VBUS 电源提供
- 3.3V 稳压输出给片上 USB 收发器供电
- 稳压器的输出引脚可被用来给外部电路板组件供电并且最高达 120mA
- 减小外部 LDO 成本
- 3.3V 稳压输出可用于给微控制器的主电源供电

4.5.7.4 CAN 模块

- 支持 CAN 规范 2.0 版本， B 部分的所有内容
  - 标准的数据和远程帧 （最长 109 位）
  - 扩展的数据和远程帧 （最长 127 位）
  - 0–8 字节数据长度
  - 比特率可编程，最高可达 1 Mbit/s

  - 内容相关寻址
- 灵活的消息缓冲器 (MBs), 总共可达 16 个消息缓冲器，每个数据长度为 0-8 字节，可配置为 Rx 或者 Tx，都支持标准或者扩展消息。
- 只听模式
- 每个消息缓冲器具有独立的屏蔽寄存器
- 可编程的发送优先机制：最低的 ID 或者最小的缓冲器编号
- 基于 16 位自由运行定时器的时间戳
- 全局网络时间，通过特定的消息同步

4.5.7.5 串行外围设备接口 (SPI)

- 全双工、三线同步传输
- 主模式支持最高达 25 Mbps 的传输速率
- 从模式支持最高达 12.5 Mbps 的传输速率
- 缓冲的发送操作使用 TX FIFO，深度可达 4
- 缓冲的接收操作使用 RX FIFO，深度可达 4
- TX 和 RX FIFOs 能被独立关闭，用于 SPI 序列的低延时更新
- TX 和 RX FIFOs 可视化更便于调试
- 基于帧的可编程传输特性
- 根据 SPI 实例和封装，最多支持 6 个外设芯片 (使用外部分路器可扩展到 64 个）
- 通过外部分路器最多可支持 32 个外设芯片去毛刺，
- 当数据增加到发送 FIFO 和从接收 FIFO 移除数据时可使用 DMA
- 6 种中断条件
- 更改过的 SPI 发送格式用于和较慢的外设通信

4.5.7.6 内部集成电路 (I^2C)

- 与 I^2C 总线标准和 SM 总线规范版本 2 特性兼容
- 最大总线负载高达 100 kbps
- 多主控操作
- 通过软件设置 64 个不同的串行时钟频率
- 可设置的从地址和毛刺输入过滤器
- 中断驱动的单字节数据传输
- 仲裁丢失中断，模式自动从主模式切换到从模式
- 调用地址标识中断
- 总线繁忙检测广播和 10 位地址扩展
- 处理器处于低功耗模式时通过地址匹配唤醒
- 支持 DMA

4.5.7.7 通用异步接收器 / 发射器 （UART）

- 全双工
- 标准标记 / 空间不归零 （NRZ）格式
- 可选 IrDA 1.4 翻转归零 (RZI) 格式，脉冲宽度可编程
- 支持使用 ISO 7816 协议与智能卡交互
- 13 位波特率选择，支持 1/32 小数分频

- 可编程的 8 位或 9 位数据格式
- 单独启用发射器和接收器
- 可编程的发射器输出极性
- 可编程的接收输入极性
- 13 位分隔符选项
- 11 位分隔符检测选项
- 两种接收器唤醒方式：
  - 空闲行唤醒
  - 地址标记唤醒
- 接收器具有地址匹配特性，可以降低地址标记唤醒 ISR 开销
- 中断驱动操作，带有 10 个标记
- 接收帧错误检测
- 硬件奇偶校验产生和检测
- 1/16 位噪声检测
- DMA 请求

4.5.7.8 安全数据主机控制器 (SDHC)

- 和以下规范兼容：
  - 带测试用例寄存器和支持高级的 DMA 的 SD 主机控制器标准规范， 2.0 版本 *SD Host Controller Standard Specification, Version 2.0* (http://www.sdcard.org)，
  - 多媒体卡系统规范 4.2 版 *MultiMediaCard System Specification, Version 4.2* (http://www.mmca.org)
  - SD 存储卡规范 2.0 版，支持高容量 SD 存储卡 *SD Memory Card Specification, Version 2.0* (http://www.sdcard.org)
  - SDIO 卡规范 2.0 版 *SDIO Card Specification, Version 2.0* (http://www.sdcard.org)
  - CE-ATA 卡规范 1.0 版 *CE-ATA Card Specification, Version 1.0* (http://www.sdcard.org)
- 设计用于 CE-ATA、SD 存储器、miniSD 存储器、SDIO、miniSDIO、SD Combo、MMC、MMCplus 和 RS-MMC 卡
- SD 总线时钟频率最高可达 50 MHz
- 支持 1/4 位 SD 和 SDIO 模式、 1/4/8 位 MMC 模式和 1/4/8 位 CE-ATA 设备
- 使用 4 条并行数据线和 SD/SDIO 卡数据传输最高可达 200 Mbps
- 使用 8 条并行数据线和 MMC 数据传输最高可达 416 Mbps
- 单块多块读和写
- 块大小为 1-4096 字节
- 写操作带写保护开关
- 同步和异步异常终止
- 数据传输中在块间隙暂停
- SDIO 读、等待、挂起和恢复操作
- 多块传输支持自动 CMD12
- 主机能够在数据传送过程中初始化非数据传送命令
- 允许卡在 1 位和 4 位 SDIO 模式中断主机
- 支持中断周期，在 SDIO 标准中定义
- 用于读写数据的 128 x 32 位 FIFO 可配置
- 内部 DMA
- 通过配置矢量相关的寄存器位来支持电压选择

- 支持高级 DMA 来执行连接的存储器访问

4.5.7.9 同步串行接口 (I^2S)

- 为支持音频，独立 （异步）或者共享 （同步）发送和接收段，带分离的或者共享的内部 / 外部时钟和帧同步，运行于主或从模式
- 可运行于主模式或者从模式
- 正常模式时使用帧同步
- 网络模式下允许多个设备共享端口，最多 32 个时隙
- 可编程的数据接口模式，例如 I^2S、 LSB 和 MSB
- 可编程的字长度 (8、 10、 12、 16、 18、 20、 22 或者 24 位)
- 支持 AC97

4.5.8 人机接口

4.5.8.1 通用输入 / 输出 (GPIO)

- 可编程毛刺过滤器，中断在所有输入引脚上极性可选
- 所有输入引脚上具备滞后并且上拉电阻下拉电阻可配置
- 所有输出引脚都具备可配置的斜率和驱动强度
- 独立引脚值寄存器，在数字引脚上读取逻辑电平
- 可选最大输入电压 5 V 的器件

4.5.8.2 触摸传感输入 (TSI)

- 16 通道输入，支持最多 16 个独立的触摸键
- 4 个触摸键可组成滑动条
- 中断可配置为基于键或者基于滑动条
- 运行于低功耗模式时允许通过单触摸从最低功耗模式中唤醒
- 可选使用内部参考时钟

4.5.8.3 段式 LCD

- LCD 波形在低功耗模式正常运行
- 最多 48 个引脚，可选择配置为段 （frontplane）或者公共端 （backplane）
  - 最多可产生 44 个段信号
  - 最多可产生 8 个公共端信号
- LCD 帧频率可配置
- 闪烁模式和频率可配置
  - 闪烁过程中所有段空白
  - 每个 LCD 段在少于等于× 4 模式交替显示
  - 低功耗时能正常闪烁
- LCD 电源开关可配置，为电池电源和板级应用提供了理想的解决方案
  - 充电泵只需要四个外部电容
  - 内部 LCD 电源使用 VDD （1.8 到 3.6 V）
  - 内部 VIREG 变压电源可选用 3 V 或者 5 V LCD 显示屏

    - 外部 VLL3 电源可选 （3 V）
- 内部变压电压源带 4 位调整寄存器来进行对比控制
- 集成充电泵来产生 LCD 偏置电压
    - 驱动 3 V 或者 5 V LCD 面板硬件可配置
    - 片上产生偏置电压
- 波形存储寄存器
- 公共端重赋值来支持在点阵显示器上垂直方向卷屏
- LCD 帧频率中断软件可配置

5 功耗模式

功耗管理控制器 (PMC) 为用户提供了多种功耗模式可供选择。支持多达十种不同的功耗模式，便于用户根据需要优化功耗。

根据用户应用对于停止 （stop）的需要，提供了多种 stop 模式来提供状态保持，某些逻辑和 / 或存储器部分休眠或者全部休眠。所有功耗模式中输入 / 输出状态保持。下表提供了各种功耗模式的比较。

每种运行 （run）模式都有对应的等待 （wait）模式和停止 （stop）模式。等待模式和 ARM 的休眠模式类似。停止模式 （VLPS， STOP）和 ARM 的深度休眠模式类似。当处理应用时不需要最大的总线频率，采用极低功耗运行 （VLPR）模式能极大地减少运行时的功耗。

CPU 有三种主要的操作模式：运行、等待和停止。 WFI 和 WFE 指令被用于将芯片从等待和停止模式中唤醒。芯片增加了多种停止、等待和运行模式，用于根据应用需要降低功耗。 .

表 5. 芯片功耗模式

功耗模式	描述	正常的恢复方法
正常运行	允许 MCU 达到最大性能	-
正常等待 （ WFI）	允许外设在 CPU 休眠期间正常工作，从而降低功耗	中断
正常停止 （WFI）	芯片进入静止状态。低功耗模式，支持 LVD 保护的同时保持所有寄存器内容。	中断
正常停止 （WFE）	芯片进入静止状态。低功耗模式，支持 LVD 保护的同时保持所有寄存器内容。	（中断后）重新开始
VLPR （超低功耗运行）	降低频率 （1 MHz）的闪存访问模式。稳压器处于低功耗模式下， LVD 关闭。内部稳压器低功耗；为内核和外设提供 2 MHz 的时钟源。	中断
VLPW （超低功耗等待， WFI）	与 VLPR 类似， CPU 处于休眠状态来进一步降低功耗。	中断
VLPS （超低功耗停止， WFI）	MCU 处于静止状态， LVD 操作关闭。低功耗模式， ADC 和引脚中断仍可工作。LPT、 RTC、 ACMP、 DAC 正常工作。	中断
VLPS （超低功耗停止， WFE）	MCU 处于静止状态， LVD 操作关闭。低功耗模式， ADC 和引脚中断仍可工作。LPT、 RTC、 ACMP、 DAC 正常工作。	（中断后）重新开始

表 5. 芯片功耗模式 （续上页）

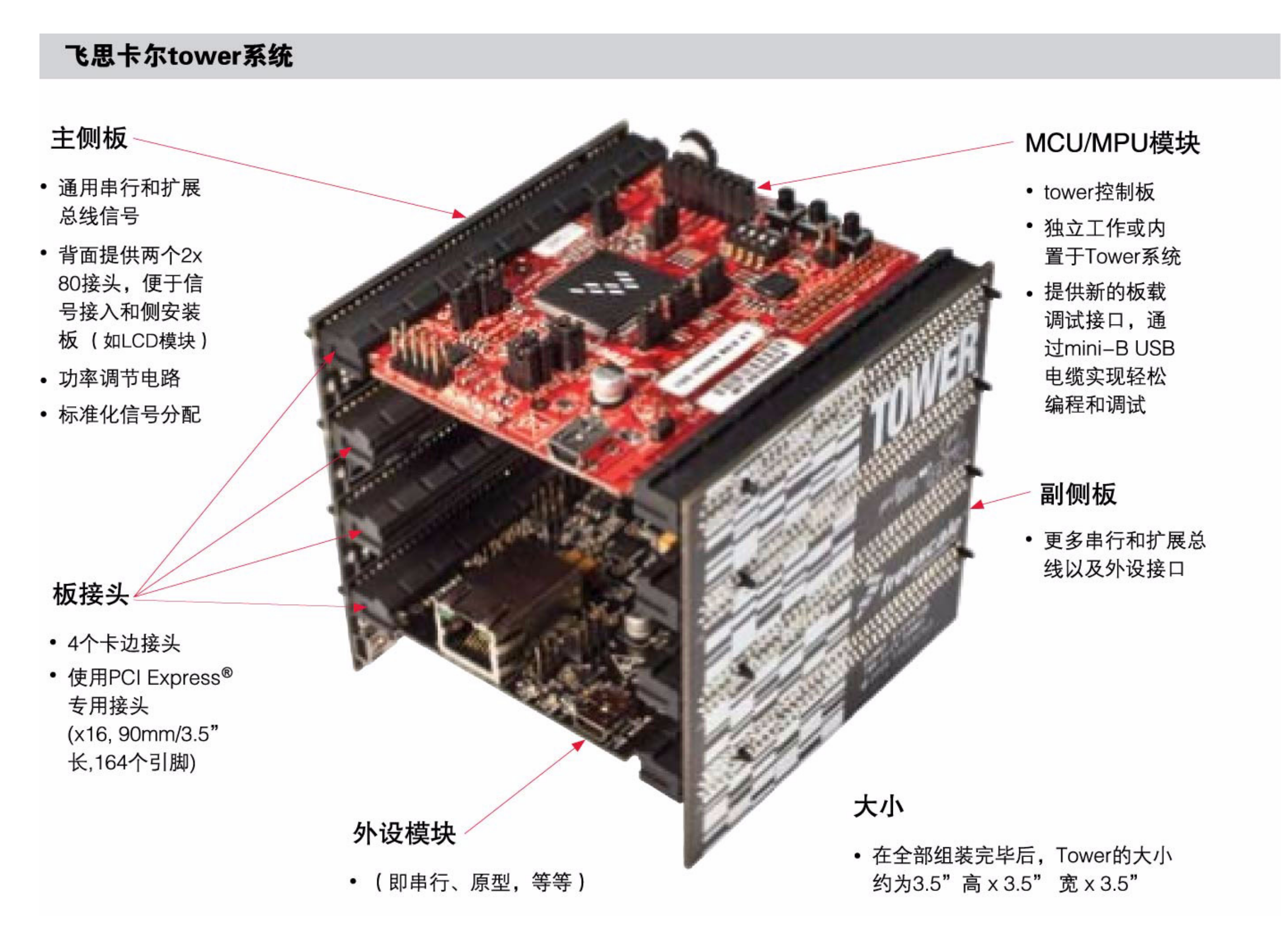
功耗模式	描述	正常的恢复方法
LLS （低漏停止）	状态保持功耗模式。 LLWU、 LPT、 RTC、 ACMP、 DAC 正常工作。 **注意 :** LLWU 中断一定不要被中断控制器屏蔽，以避免 LLS 恢复时不能完全退出停止模式。 .	唤醒中断
VLLS3 （超低漏停止 3）	LLWU、 LPT、 RTC、 ACMP、 DAC 正常工作。 SRAM_U 和 SRAM_L 继续供电。	唤醒复位
VLLS2 （超低漏停止 2）	LLWU、LPT、RTC、ACMP、DAC 正常工作。SRAM_L 断电，部分 SRAM_U 继续供电。	唤醒复位
VLLS1 （超低漏停止 1）	LLWU、LPT、RTC、ACMP、DAC 正常工作。所有的 SRAM_U 和 SRAM_L 断电。用于客户重要数据的 32 位 VBAT 寄存器文件继续供电。	唤醒复位

6 开发环境

飞思卡尔的微控制器产品的应用开发获得了大量工具、第三方开发人员以及软件厂商的支持。 Kinetis 系列的开发可使用以下资源。

6.1 支持 Freescale 的塔式系统

飞思卡尔的塔式系统是一个针对 8 位、 16 位和 32 位微控制器的模块化开发平台，支持通过快速原型化实现高级开发。塔式系统具有多个开发板或模块，为设计师提供了从入门级到高级微控制器开发的支持。



Kinetis 系列提供以下塔式模块，关于塔式系统的更多信息请参考 http://www.freescale.com/tower。

表 6. Kinetis 系列微控制器的塔式模块

微控制器模块	特性
Kinetis K40 系列微控制器模块	K40 系列 512 KB 闪存 MCU， 144 引脚 MAPBGA 封装 板载 JTAG 调试接口 访问包括段式 LCD 和 USB 在内的所有特性
Kinetis K60 系列微控制器模块	K60 系列 512 KB 闪存 MCU， 144 引脚 MAPBGA 封装 板载 JTAG 调试接口 访问包括以太网和 USB 在内的所有特性

6.2 CodeWarrior 开发组件

飞思卡尔的 CodeWarrior Development Studio for Microcontrollers v10.x 将 RS08、 HCS08 和 ARM 架构的开发工具集成到一个基于 Eclipse 开放开发平台的产品中。 Eclipse 提供了一个用于构建软件开发环境的出色框架，并且成为由众多嵌入式软件厂商使用的标准框架。

- Eclipse IDE 3.4
- 编译系统，包含针对 RS08、 HCS08， ARM 和 ColdFire 处理器的优化的 C/C++ 编译器

- Eclipse C/C++ 开发工具 (CDT) 扩展，提供了用于故障排除和修复嵌入式应用的高级特性

表 7. CodeWarrior 10.x 特性

独特的特性	客户获得的好处	详细说明
MCU 更改向导	能够针对新处理器轻松地重新配置项目	只需选择一个新的器件（从相同或不同架构中）并选择一个默认调试接口， CodeWarrior 工具套件就会用正确的编译工具和支持文件为新器件自动重新配置项目。 编译器 汇编器 链接器 标头文件 矢量表 库 链接器配置文件
飞思卡尔 Processor Expert（处理器专家系统）	可以在初始设计阶段解决硬件层中的问题	将易于使用的基于组件的应用创建与专家知识系统相结合 CPU、片上外设、片外外设和软件功能全部被封装到一个嵌入式组件中 通过修改组件的属性、方法和事件，可以量身定制每个组件的功能，从而满足应用需求 在编译项目时， Processor Expert 将自动生成高度优化的嵌入式 C 代码，并将源文件放到项目中 图形用户界面：允许根据所需的功能指定应用 自动代码生成器：创建经过测试的、优化的 C 代码，这些代码针对应用需求和所选的飞思卡尔器件进行了调优 内置知识库：快速标记资源冲突和错误设置，从而在设计周期的早期捕捉到错误 组件向导：允许创建用户特定的、独立于硬件的嵌入式组件
为片上跟踪缓冲器提供跟踪和配置支持	复杂的类似模拟器的调试功能，不需要额外硬件	CodeWarrior 配置和分析工具提供应用可见性，它在处理器之上运行，能够识别运行问题。 支持具有片上跟踪缓冲器 （HCS08、 V1 ColdFire 和 ARM）的架构 允许设置跟踪点以启用和禁用跟踪输出 可以同时遍历跟踪数据和对应的源代码 允许将跟踪数据导出到 Microsoft® Excel® 文件

6.3 飞思卡尔的 MQX™ 软件解决方案

日益复杂的行业应用以及扩展的半导体功能促使嵌入式开发人员采用结合了可靠硬件和软件平台的解决方案。这些解决方案帮助加快面市速度并改进应用开发。

飞思卡尔半导体为 ARM， ColdFire 和 ColdFire+ MCU 用户提供了 MQX 实时操作系统 (RTOS)，带有 TCP/IP 和 USB 软件栈和外设驱动程序，用户不需要支付额外的费用。飞思卡尔 MQX 软件解决方案与飞思卡尔硅片产品相结合，使飞思卡尔成为能够提供硬件、软件、工具和服务的综合供应商。

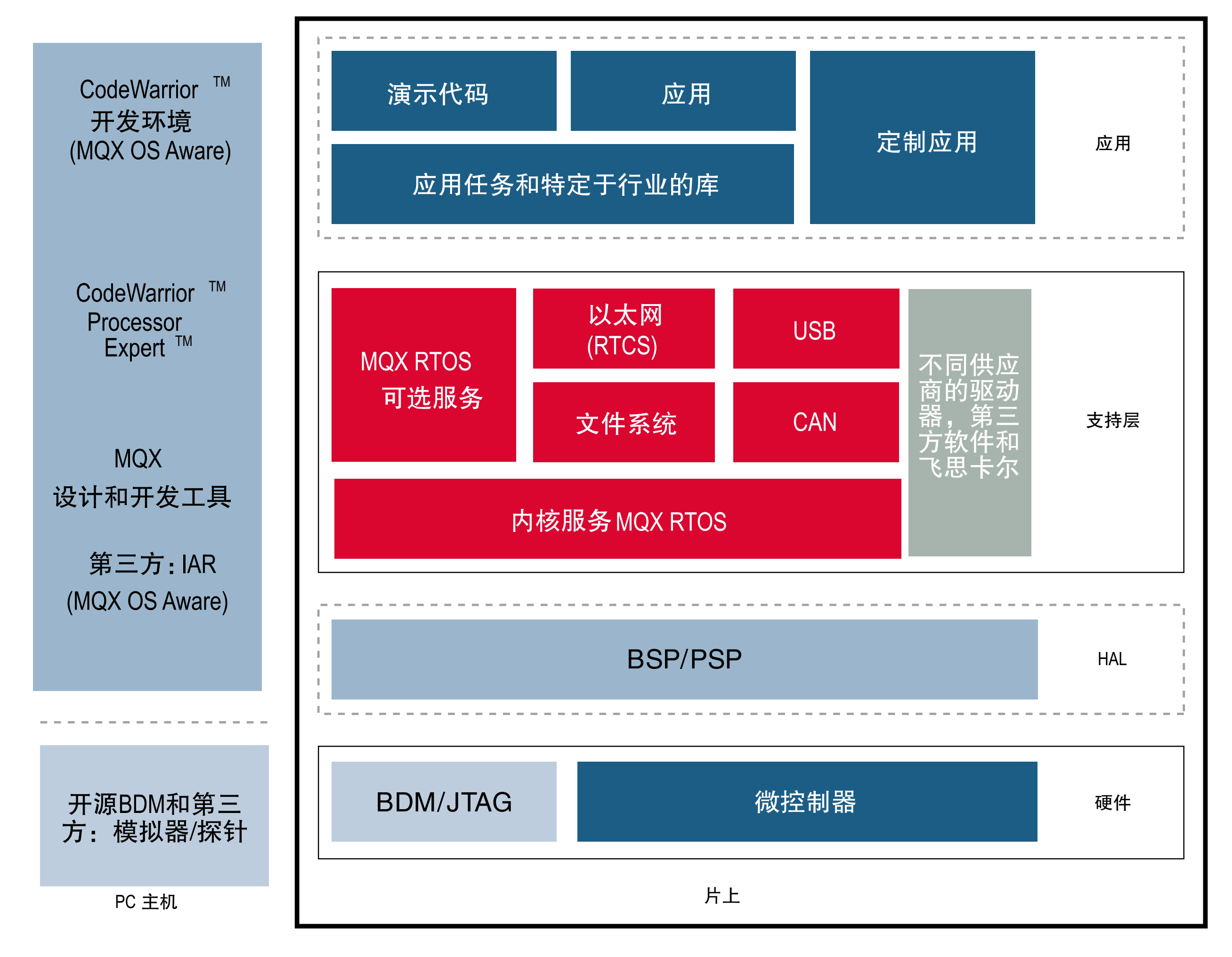


图 5. MQX 解决方案

飞思卡尔 MQX RTOS 的关键优势包括：

- 内存占用少：RTOS 专门针对嵌入式系统的速度和尺寸效率设计。它实现了真正的实时性能，采用汇编代码手工优化上下文切换和中断程序。
- 基于组件的架构：为功能丰富的 RTOS 内核提供额外的可选服务。飞思卡尔的 MQX RTOS 包含 25 个组件 （8 个内核组件和 17 个可选组件）。只在需要时连接组件，防止未使用的功能增加内存占用。
- 全功能的和轻量级的组件：提供了关键组件的全功能版本和轻量级版本，以进一步控制大小、RAM/ROM 利用率和性能选项。
- 实时的、基于优先级的抢占式多线程处理：允许高优先级线程始终满足其时间要求，不管当前有多少其他线程与其争用 CPU 时间。
- 调度：开发人员不需要花费精力去创建或维护高效的调度系统和中断处理，从而加快开发速度。
- 代码重用：提供一个具有简单、直观的 API 的框架，适用于众多飞思卡尔嵌入式处理器产品。
- 快速启动：确保应用在硬件复位后能够快速运行。

- 简单消息传递：消息可以来自一个系统池或一个专用池，根据紧急状态或用户定义优先级发送，可以广播或与某任务相关。为获得最大程度的灵活性，接收任务可以在与发送任务相同的 CPU 上运行，或者在同一系统的不同 CPU 上运行。

更多的信息请参考 MQX 的网页 http://www.freescale.com/mqx。

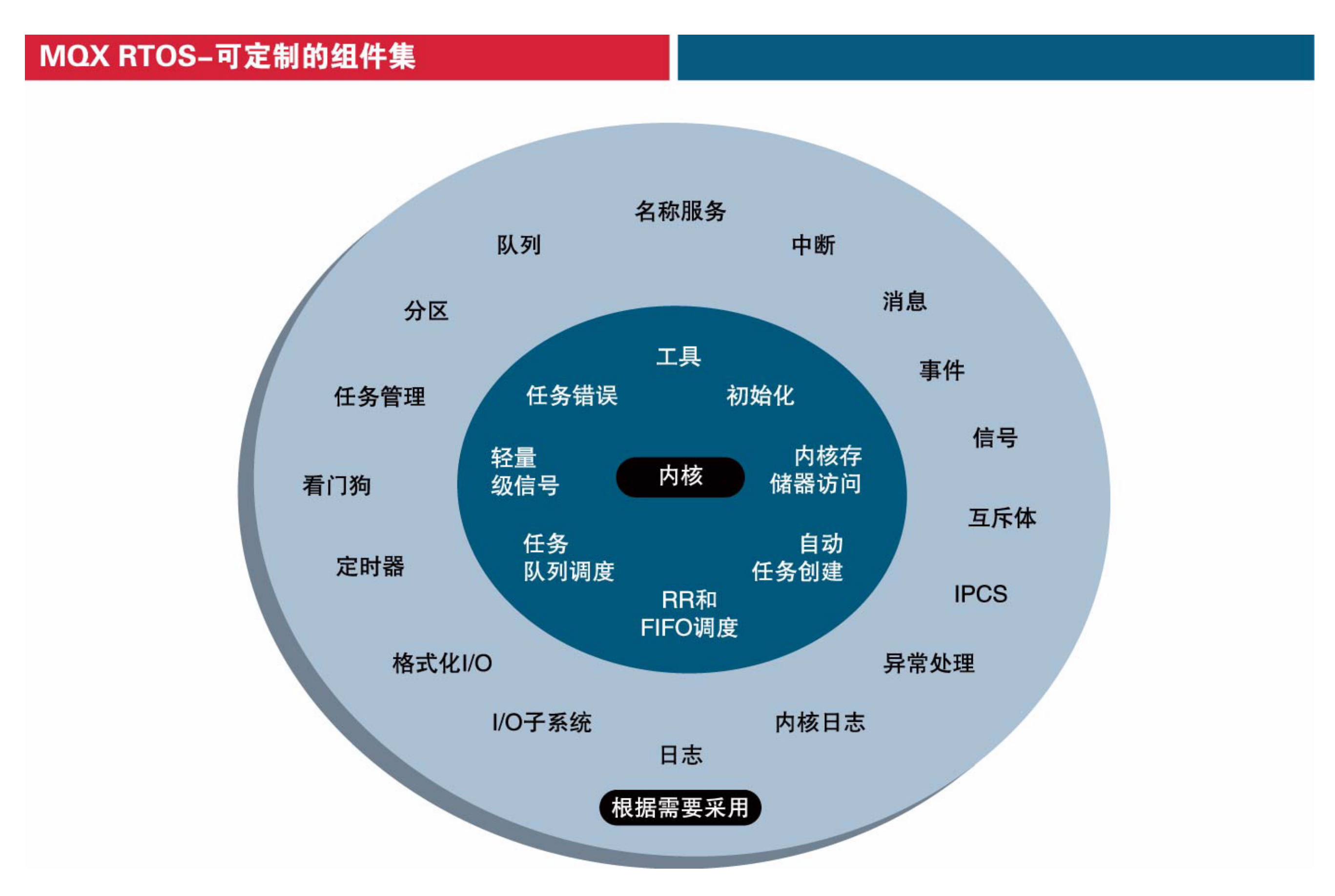


图 6. MQX 可用户定义的组件集

6.4 额外提供的软件栈

- 算术，数字信号处理和加密库
- 电机控制库
- 传感软件组件
- 附赠的 bootloaders （USB、以太网、 RF 和串口）
- 附赠的飞思卡尔内嵌式 GUI
- 附赠的飞思卡尔 MQX RTOS、 USB、 TCP/IP 堆栈和 MFS 文件系统
- 用于飞思卡尔 MQX RTOS 的低成本 Nano SSL/Nano SSH。
- 完整的 ARM 系统

7 修订记录

下表列出了本手册的修订记录。

表 8. 修订记录

版本号	日期	修订
1	8/2010	中文版第一次发布，本版本对应于 K40PB Rev.5。
2	11/2010	将表 2 中 81BGA 和 104BGA 的封装大小改为 8 × 8 更改 81MAPBGA 的封装标识为 MB 更改表 3 中 MK40X64VLH50(R) 和 MK40X64VFX50(R) 的 PGA 数量为 2，12 位 DAC 数量为 1 删除 50 MHz 封装，增加 72 MHz 封装

联系我们：

主页：
www.freescale.com

技术支持网站：
http://www.freescale.com/support

美国 / 欧洲或未列出的地点：
Freescale Semiconductor, Inc.
Technical Information Center, EL516
2100 East Elliot Road
Tempe, Arizona 85284
1-800-521-6274 or +1-480-768-2130
www.freescale.com/support

欧洲、中东和非洲：
Freescale Halbleiter Deutschland GmbH
Technical Information Center
Schatzbogen 7
81829 Muenchen, Germany
+44 1296 380 456 (English)
+46 8 52200080 (English)
+49 89 92103 559 (German)
+33 1 69 35 48 48 (French)
www.freescale.com/support

日本：
Freescale Semiconductor Japan Ltd.
Headquarters
ARCO Tower 15F
1-8-1, Shimo-Meguro, Meguro-ku,
Tokyo 153-0064
Japan
0120 191014 or +81 3 5437 9125
support.japan@freescale.com

亚太地区：
飞思卡尔半导体 （中国）有限公司
北京市朝阳区建国路乙 118 号京汇大厦 23 层 100022
+86 10 5879 8000
support.asia@freescale.com

索取技术资料：
Freescale Semiconductor Literature Distribution Center
P.O. Box 5405
Denver, Colorado 80217
1-800-441-2447 or +1-303-675-2140
Fax: +1-303-675-2150
LDCForFreescaleSemiconductor@hibbertgroup.com

文档号：K40PBZHS
第 2 版
2010 年 11 月

